

⑨ Japanese Patent Office (JP)  
⑩ Japanese Patent Application Publication  
⑪ Publication of Unexamined Japanese Patent (A) H03-252818  
⑫ Int. Cl. <sup>5</sup> Identification No. Code No. in JPO  
G 06 F 9/445  
13/00 301 Q 7629-5B  
7927-5B G 06 F 9/06 420 U

⑬ Published on December 12, 1991  
Request for Examination: Not yet requested.  
Number of Claims: 1 (Total 4 pages)

---

⑭ Title of the Invention: Download control method  
⑮ Japanese Patent Application No. H02-51984  
⑯ Application Filed on March 2, 1990  
⑰ Inventor: Kouichi KONDOH  
FUJITSU LIMITED  
1015 Kamikodanaka, Nakahara-ku,  
Kawasaki, Kanagawa  
⑱ Applicant: FUJITSU LIMITED  
1015 Kamikodanaka, Nakahara-ku,  
Kawasaki, Kanagawa  
⑲ Attorney: Patent Attorney Morihiro OKADA

⑳ SPECIFICATION

**1. Title of the Invention**

DOWNLOAD CONTROL METHOD

**2. CLAIM**

A download control method for downloading a program from an upper-level device (1) onto an input/output device (2), the method comprising:

a storing step of storing the program downloaded from the upper-level device (1) onto a memory in the input/output device (2);

a counting step of counting the block number of the program downloaded from the upper-level device (1) onto the input/output device (2), the counting being performed by a reception counter (7-1) in the input/output device (2); and

a requesting step of requesting the upper-level device (1), when an error occurs, to resume download from a block where the error occurred by referring to the reception counter (7-1) so as to continue the download.

### **3. Detailed Description of the Invention**

#### **[Summary of the Invention]**

The present invention relates to a download control method of downloading a program from an upper-level device to an input/output device.

The present invention may provide a download method capable of requesting the upper-level device to resume download from the block that is not correctly received during the download operation so as to automatically continue the download operation without an interruption and minimize the occupation time of the interface being used even when an error occurs during the download operation. A reception counter is provided in the input/output device for counting the block number of the program downloaded from the upper-level device onto the input/output device. When an error occurs, the reception counter is referred to so as to inform the upper-level device of the block corresponding to when the error occurred to resume download from the block to continue the download.

#### **[Industrial Applicability]**

The present invention relates to a download control method of downloading a program from an upper-level device to an input/output device.

#### **[Prior art and Problem to be solved by the Invention]**

Conventionally, a control program is downloaded from an upper-level device onto an input/output device when the power of the input/output device is turned ON. When the data is not correctly received during the download from the upper-level device onto the input/output device due to, for example, a trouble in the interface in use, a display indicating the occurrence of the error is displayed on, for example, the interface, and the download is interrupted. Because of the interruption, disadvantageously, for example, an operator has to download from the upper-level device onto the input/output device from the beginning of the download or turn ON the input/output device so as to download from the beginning. As a result, an additional workload is imposed on the operator; additional time is required due to start from the beginning of the download; and when the interface is connected to plural input/output devices, the support to the other input/output device from the upper-level device is delayed due to the occupation of the interface by the download.

The present invention is made in light of the above problems and may provide a download method capable of requesting the upper-level device to resume download from the block that is not correctly received during the download operation so as to automatically continue the download operation without an interruption and minimize the occupation time of the interface being used even when an error occurs during the download operation.

[Means for solving the problem]

A means for solving the problem is described with reference to FIG. 1.

In FIG. 1, an input/output device 2 is a device to receive a program downloaded from an upper-level device 1.

The input/output device 2 includes a reception counter

7-1 capable of counting the block number of the program downloaded from the upper-level device 1 onto the input/output device 2.

The input/output device 2 further includes a data request mechanism section 10 capable of requesting the upper-level device 1 to resume download from the block corresponding to when an error occurs.

[Operation]

According to an embodiment of the present invention, as shown in FIG. 1, while a program downloaded from the upper-level device 1 is stored in a memory 6 in the input/output device 2, the reception counter 7-1 counts the block number of the program. When an error occurs, the data request mechanism section 10 sends a request to the upper-level device 1 to resume download from the block corresponding to when the error occurred.

Therefore, advantageously, since the download is requested so as to resume download from the block corresponding to when data is not received correctly, even when an error occurs during download, the download is automatically continued without an interruption, and occupation time of the interface is also minimized.

[Embodiment]

Next, a configuration and operations of a first embodiment of the present invention are described with reference to FIGS. 1 and 2.

In FIG. 1, the upper-level device 1 may be, for example, a channel device (CH) capable of downloading a control program onto the input/output device 2.

The input/output device 2, capable of receiving the control program downloaded from the upper-level device 1, includes elements 3 through 10. It should be noted that a minimum program necessary for the download operation is

stored in a ROM (not shown).

The input/output control mechanism section 3 controls the input and output with respect to the upper-level device 1.

The data receipt mechanism section 4 receives data.

The data write mechanism section 5 stores, for example, a program downloaded from the upper-level device 1 onto the memory 6.

The memory 6 is a device to write, for example, a program.

The block number detection mechanism section 7 detects the block number of the program downloaded from the upper-level device 1.

The reception counter 7-1 counts the block number (for example, when one block has 256 bytes) of the program transmitted from the upper-level device 1 to the input/output device 2.

The error handling mechanism section 8 performs, for example, the detection of the transmission error of the program transmitted from the upper-level device 1.

The resume download instruction mechanism section 9 gives an instruction to resume download. More specifically, when an error occurs during the download of a program from the upper-level device 1 through the interface, the resume download instruction mechanism section 9 issues an instruction to resume download from the block corresponding to when the error occurred. In this case, when errors occur in the same block more than a prescribed times, it is determined that the interface cannot be recovered and the download is interrupted and a display of the error is displayed.

The data request mechanism section 10 sends a request of resuming the download to the upper-level device 1.

Next, operations of the system in FIG. 1 are described with reference to a flowchart in FIG. 2.

In FIG. 2, in step ⑪, download is performed and the block number is counted. Namely, the program downloaded from the upper-level device 1 is stored by the blocks in the memory 6 through the input/output control mechanism section 3, data receipt mechanism section 4, and the data write mechanism section 5, and the receipt counter 71 counts the blocks detected by the block member detection mechanism section 7.

In step ⑫, it is determined whether an error occurs. More specifically, the error handling mechanism section 8 in FIG. 1 determines whether an error occurs in the program received from the upper-level device 1. When the determination is affirmative, the process goes to step ⑬, and the download from the received counter value is requested to the upper-level device 1. Then the process goes back to step ⑪, and the download resumes. On the other hand, when the determination in step ⑫ is negative, the process goes to step ⑭, and it is determined whether the download is completed or not. When it is determined that the download is completed, the process ends, and otherwise, the process goes back to step ⑪ to continue the download.

According to the above-mentioned operations, when the program received from the upper-level device 1 and stored in the memory 6 in the input/output device 2 and an error is detected in the received program, a request of resuming the download from the block where the error is occurred is informed to the upper-level device 1 to resume the download. By doing this, even when an error occurs during the download, the download is automatically resumed without an operator's intervention, and an occupation time of the interface can be minimized by minimizing the download size.

FIGS. 3A and 3B illustrate the detection of the block

number during the download according to an embodiment of the present invention. FIG. 3A shows where the higher bits of a written address are detected as a block address. Namely, when a predetermined number of blocks (for example, 256 bytes) of program downloaded from the upper-level device 1 is written in the memory 6, the higher bits are detected as a block number (block address).

FIG. 3B shows the block address that is downloaded from the upper-level device 1 onto the input/output device 2 by the 256Bytes. As described above, a block number is detected using the higher bits of the writing address of the program written in the memory 6. Then, when an error occurs, a request may be sent to the upper-level device 1 to resume download from the program corresponding to the block number (block address).

[Effect of the invention]

As described above, according to an embodiment of the present invention, the received block number is being detected during the program download. When the program is not correctly received, a request to resume download from the block number corresponding to the occurrence of the error is sent to continue the download. Because of this feature, even when an error occurs during download, it is possible to automatically resume the download without an interruption and to minimize the occupation time of the interface, thereby cutting the time when support is not provided to the other input/output device(s).

#### **4. Brief Description of the Drawings**

FIG. 1 is a schematic diagram showing a configuration according to an embodiment of the present invention;

FIG. 2 a flowchart showing a process of the operations according to an embodiment of the present invention; and

FIGS. 3A and 3B show the detection of block number during download according to an embodiment of the present invention.

In the figures, the following reference numerals represent the following elements:

- 1: Upper-level device
- 2: Input/output device
- 5: Data write mechanism section
- 6: Memory
- 7: Block number detection mechanism section
- 7-1: Reception counter
- 8: Error handling mechanism section
- 9: Resume download instruction mechanism section
- 10: Data request mechanism section



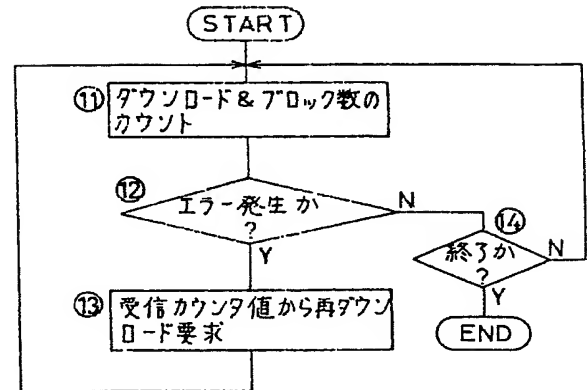
## 特開平3-252818 (4)

他の入出力装置への未サポート時間を短縮することができる。

## 4. 図面の簡単な説明

第1図は本発明の1実施例構成図、第2図は本発明の動作説明フローチャート、第3図は本発明に係るダウンロード時のブロック数検出説明図を示す。

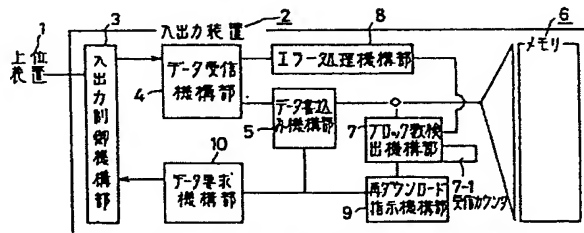
図中、1は上位装置、2は入出力装置、5はデータ書き込み機構部、6はメモリ、7はブロック数検出機構部、7-1は受信カウンタ、8はエラー処理機構部、9は再ダウンロード指示機構部、10はデータ要求機構部を表す。



②—本発明の動作説明フローチャート

第2図  
FIG. 2

特許出願人 富士通株式会社  
代理人弁理士 岡田 守弘



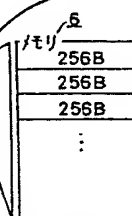
①—本発明の1実施例構成図

FIG. 1 第1図

WRITTEN ADDRESS

書き込みアドレス

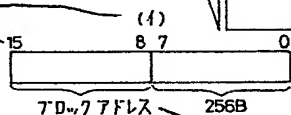
上位ビットを  
7ビットアドレスとする



HIGHER BITS ARE  
DETECTED AS  
BLOCK ADDRESS

FIG. 3A

BIT



Block ADDRESS

FIG. 3B

本発明に係るダウンロード時のブロック数検出説明図

第3図

③

FIG.1

① : CONFIGURATION OF EMBODIMENT OF THE PRESENT INVENTION

- 1: UPPER-LEVEL DEVICE
- 2: INPUT/OUTPUT DEVICE
- 3: INPUT/OUTPUT CONTROL MECHANISM SECTION
- 4: DATA RECEIPT MECHANISM SECTION
- 5: DATA WRITE MECHANISM SECTION
- 6: MEMORY
- 7: BLOCK NUMBER DETECTION MECHANISM SECTION
- 7-1: RECEPTION COUNTER
- 8: ERROR HANDLING MECHANISM SECTION
- 9: RESUME DOWNLOAD INSTRUCTION MECHANISM SECTION
- 10 DATA REQUEST MECHANISM SECTION

FIG. 2

- ②:FLOWCHART OF OPERATIONS
- ⑪:DOWNLOAD AND COUNT BLOCK NUMBER
- ⑫: IS AN ERROR OCCURRED ?
- ⑬: REQUEST TO RESUME DOWNLOAD FROM RECEIVED COUNTER VALUE
- ⑭: IS DOWNLOAD COMPLETED ?

FIG. 3A

- 6: MEMORY

FIG. 3B

- ③: DETECTION OF BLOCK NUMBER DURING DOWNLOAD

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-252818

⑤ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)11月12日

G 06 F 9/445  
13/00

3 0 1 Q

7629-5B  
7927-5B

G 06 F 9/06 4 2 0 U

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 ダウンロード制御方式

⑮ 特 願 平2-51984

⑯ 出 願 平2(1990)3月2日

⑰ 発 明 者 近 藤 弘 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 岡田 守弘

明 細 書

1. 発明の名称

ダウンロード制御方式

2. 特許請求の範囲

上位装置からプログラムを入出力装置にダウンロードするダウンロード制御方式において、

上位装置(1)から入出力装置(2)にダウンロードされてきたプログラムのブロック数を計数する受信カウンタ(7-1)を当該入出力装置(2)内に設け、

上位装置(1)からダウンロードされてきたプログラムを入出力装置(2)のメモリに格納すると共にそのブロック数を上記受信カウンタ(7-1)で計数し、何らかの異常が発生したときに当該受信カウンタ(7-1)を参照して異常が発生したブロックからの再ダウンロード要求を上記上位装置(1)に通知し、ダウンロードを続行するように構成したことを特徴とするダウンロード制御方式。

3. 発明の詳細な説明

〔概要〕

上位装置からプログラムを入出力装置にダウンロードするダウンロード制御方式に関し、

ダウンロード時に受信ブロック数を検出して正常に受信できなかったときに当該ブロックから再ダウンロード要求を通知してダウンロードし、ダウンロード中にたとえエラーが発生しても中断なく自動的に続行すると共にインタフェースの占有時間を必要最小限にすることを目的とし、

上位装置から入出力装置にダウンロードされてきたプログラムのブロック数を計数する受信カウンタを当該入出力装置内に設け、上位装置からダウンロードされてきたプログラムを入出力装置のメモリに格納すると共にそのブロック数を上記受信カウンタで計数し、何らかの異常が発生したときに当該受信カウンタを参照して異常が発生したブロックからの再ダウンロード要求を上記上位装置に通知し、ダウンロードを続行するように構成する。

## 特開平3-252818 (2)

## 〔産業上の利用分野〕

本発明は、上位装置からプログラムを入出力装置にダウンロードするダウンロード制御方式に関するものである。

## 〔従来の技術と発明が解決しようとする課題〕

従来、入出力装置の電源投入時に上位装置から制御プログラムをダウンロードするようにしていた。この上位装置から入出力装置へのダウンロード中にインタフェースの乱れなどにより、正しいデータを受信できない場合、インタフェースなどに異常が発生した旨を表示し、ダウンロードを中断していた。このため、オペレータが上位装置から入出力装置にダウンロードを最初からやりなおしたり、入出力装置の電源を再投入して最初からやりなおしたりする必要があり、オペレータに負担がかかると共に、最初から再ダウンロードすることによって多くの時間が必要となり、しかも同一インタフェースに複数の入出力装置が接続され

データ要求機構部10は、異常が発生したブロックからの再ダウンロード要求を上位装置1に通知するものである。

## 〔作用〕

本発明は、第1図に示すように、上位装置1からダウンロードされてきたプログラムを入出力装置2のメモリ5に格納すると共にそのブロック数を受信カウンタ7-1で計数し、何らかの異常が発生したときに当該異常が発生したブロックからの再ダウンロード要求をデータ要求機構部10が上位装置1に通知し、再ダウンロードを続行するようにしている。

従って、ダウンロード時に受信ブロック数を検出して正常に受信できなかったときに当該ブロックから再ダウンロード要求を通知してダウンロードすることにより、ダウンロード中にたとえエラーが発生しても中断なく自動的に続行すると共にインタフェースの占有時間を必要最小限にすることが可能となる。

ているとインタフェース占有による上位装置から他の入出力装置に対するサポートが遅延してしまうという問題があった。

本発明は、ダウンロード時に受信ブロック数を検出して正常に受信できなかったときに当該ブロックから再ダウンロード要求を通知してダウンロードし、ダウンロード中にたとえエラーが発生しても中断なく自動的に続行すると共にインタフェースの占有時間を必要最小限にすることを目的としている。

## 〔課題を解決する手段〕

第1図を参照して課題を解決する手段を説明する。

第1図において、入出力装置2は、上位装置1からプログラムをダウンロードしようとする対象の入出力装置である。

受信カウンタ7-1は、上位装置1から入出力装置2にダウンロードされてきたプログラムのブロック数を計数するカウンタである。

## 〔実施例〕

次に、第1図および第2図を用いて本発明の1実施例の構成および動作を順次詳細に説明する。

第1図において、上位装置1は、入出力装置2に制御プログラムをダウンロードする上位装置、例えばCH（チャンネル装置）である。

入出力装置2は、上位装置1からプログラムをダウンロードしようとする対象の入出力装置であって、3ないし10から構成されるものである。尚、入出力装置2内でダウンロードするために必要最小限のプログラムは、図示外のROMに格納しておく。

入出力制御機構部3は、上位装置1との間で入出力を制御するものである。

データ受信機構部4は、データを受信するものである。

データ書き込み機構部5は、上位装置1からダウンロードされてきたプログラムなどをメモリ5に書き込むものである。

## 特開平3-252818 (3)

メモリ6は、プログラムなどを書き込むものである。

ブロック数検出機構部7は、上位装置1からダウンロードされてきたプログラムのブロック数を検出するものである。

受信カウンタ7-1は、上位装置1から入出力装置2に送られてきたプログラムのブロック数（例えば256バイト単位のブロック数）を計数するものである。

エラー処理機構部8は、上位装置1から送られてきたプログラムなどの転送エラーを検出したりなどするものである。

再ダウンロード指示機構部9は、再ダウンロードを指示するものである。これは、上位装置1からインタフェースを介してダウンロードされてきたプログラムについて、何らかのエラーが検出されたときに、当該エラーの発生したブロックから再ダウンロード要求を通知するように指示を行うものである。この際、同一ブロックで所定回数を超えてエラーが発生した場合、インタフェースが

復旧不可能と判断し、ダウンロードを中止し、その旨を画面上に表示する。

データ要求機構部10は、ダウンロード要求を上位装置1に通知するものである。

次に、第2図フローチャートを用いて第1図構成の動作を詳細に説明する。

第2図において、①は、ダウンロードおよびブロック数のカウントを行う。これは、第1図上位装置1からダウンロードされてきたプログラムを、入出力制御機構部3、データ受信機構部4、データ書き込み機構部5を介してメモリ6にブロック単位にロードすると共に、ブロック数検出機構部7によって検出したブロックを受信カウンタ7-1でカウントする。

②は、エラー発生か否かを判別する。これは、第1図エラー処理機構部8が、①で上位装置1から受信したプログラムに何らかのエラーが発生したか否かを判別する。YESの場合には、③で受信カウンタ値からダウンロード要求を上位装置1に通知し、④で再ダウンロードする。一方、NO

の場合には、④で終了か否かを判別し、YESのときに終了し（END）、NOのときに②を繰り返す。

以上の処理によって、上位装置1からダウンロードされてきたプログラムを受信して入出力装置2のメモリ6にロード中に、受信したプログラムからエラーを検出した場合、エラーの発生したブロックからのダウンロード要求を上位装置1に通知してダウンロードを続行することにより、ダウンロード中にたとえエラーが発生してもオペレータの介入なしに自動的に再ダウンロードを続行し、しかも必要最小限の再ダウンロードによりインタフェースの占有時間を短縮することが可能となる。

第3図は、ダウンロード時のブロック数検出説明図を示す。

第3図（イ）は、書き込みアドレスの上位ビットをブロックアドレスとする様子を示す。これは、上位装置1からダウンロードされてきた所定バイト数単位（例えば256バイト単位）のプログラムをメモリ6に書き込む際に、上位のビットをブ

ロック数（ブロックアドレス）として検出するようにしたものである。

第3図（ロ）は、256B（バイト）単位に上位装置1から入出力装置2にダウンロードされてきた場合のブロックアドレスを示す。このようにメモリ6にプログラムをライトする書き込みアドレスの上位ビットによってブロック数を検出し、何らかのエラーが発生したときに当該ブロック数（ブロックアドレス）のプログラムからの再ダウンロード要求を上位装置1に通知するようにしてもよい。

## 〔発明の効果〕

以上説明したように、本発明によれば、ダウンロード時に受信ブロック数を検出して正常に受信できなかったときに当該ブロックから再ダウンロード要求を通知してダウンロードを続行する構成を採用しているため、ダウンロード中にたとえエラーが発生しても中断なく自動的に続行すると共に、インタフェースの占有時間を必要最小限にし、

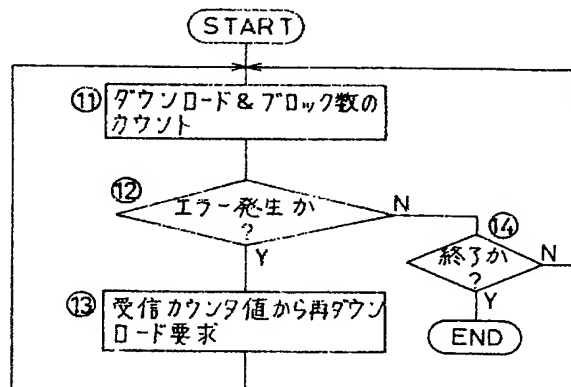
## 特開平3-252818 (4)

他の入出力装置への未サポート時間を短縮することができる。

## 4. 図面の簡単な説明

第1図は本発明の1実施例構成図、第2図は本発明の動作説明フローチャート、第3図は本発明に係るダウンロード時のブロック数検出説明図を示す。

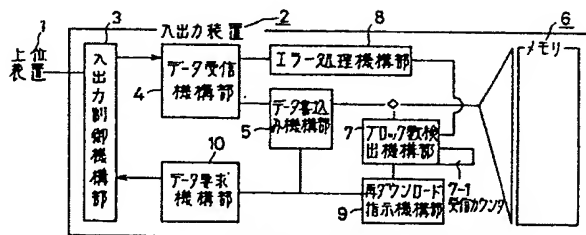
図中、1は上位装置、2は入出力装置、5はデータ書き込み機構部、6はメモリ、7はブロック数検出機構部、7-1は受信カウンタ、8はエラー処理機構部、9は再ダウンロード指示機構部、10はデータ要求機構部を表す。



本発明の動作説明フローチャート

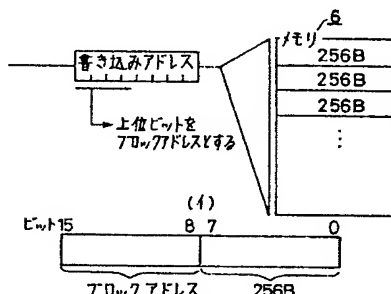
## 第2図

特許出願人 富士通株式会社  
代理人弁理士 岡田 守弘



本発明の1実施例構成図

## 第1図



本発明に係るダウンロード時のブロック数検出説明図

## 第3図